I convertitori digitali - analogici (D/A)

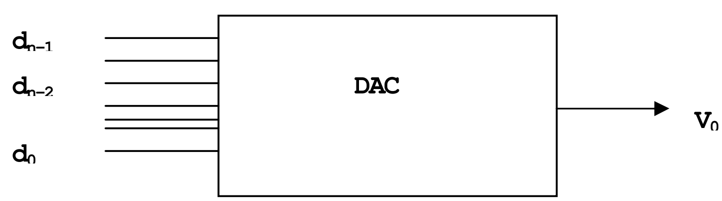
Questa lezione verte sui dispositivi di interfaccia fondamentali con riferimento ai convertitori D/A che sono utili per realizzare i convertitori analogico-digitali A/D.

Il DAC o D/A

Il convertitore D/A analogico é un dispositivo che converte un dato digitale in una grandezza analogica corrispondente. Il dato digitale é codificato secondo un certo codice e questo dato é convertito in una grandezza analogica ossia in un valore di tensione proporzionale al numero N che rappresenta il dato digitale. Se la rappresentazione polinomiale di un dato digitale ha la seguente forma:-

$$N = 2^{n-1} \cdot d_{n-1} + 2^{n-2} \cdot d_{n-2} + ...2^1 \cdot d_1 + 2^0 \cdot d_0$$

in uscita al DAC si ha un valore di tensione proporzionale ad N del tipo $V_0 = Q \cdot N$. La costante di proporzionalità é detta QUANTO del convertitore e rappresenta il grado di finezza secondo il quale il DAC può ricostruire una grandezza analogica. Vediamo perché! Se tutti i bit d_i per $i \neq 0$ sono pari a zero allora l'uscita analogica $V_0 = Q \cdot 2^0 \cdot 1 = Q$ .Il quanto Q rappresenta quella tensione di uscita al convertitore quando il bit meno significativo d_0=1(LSB) e tutti gli altri bit sono nulli.

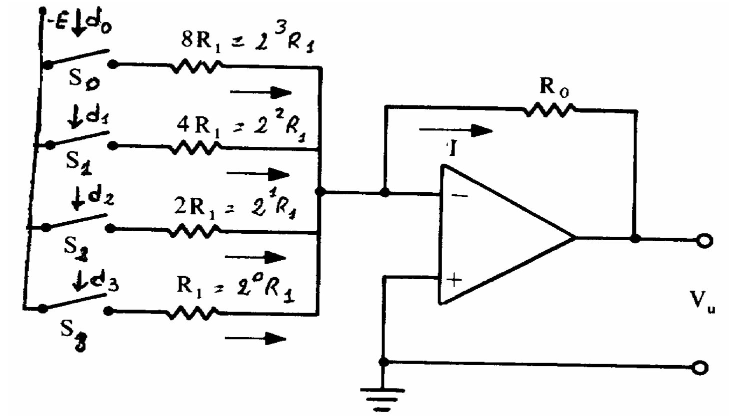


Il convertitore a resistenze pesate.

Consideriamo un amplificatore operazionale nella configurazione di sommatore invertente. I bit che costituiscono la parola codice vanno a comandare gli interruttori $S_0, S_1, S_2, ...S_{n-1}$. Tali interruttori sono realizzati da transistor MOSFET. Tali interruttori si chiudono quando la cifra binaria corrispondente é alta cioè 1 logico. Il bit più significativo d_{n-1} presenta la resistenza $R_0 = 2^0 \cdot R_1$ più piccola,il bit d_{n-2} un resistore il cui valore di resistenza é pari a $R_1 = 2^1 \cdot R_1$, il bit d_{n-3} una resistenza $R_2 = 2^2 \cdot R_1 = 4 \cdot R_1$ e così via il bit LSB d_0 presenta una resistenza $R_{n-1} = 2^{n-1} \cdot R_1$. Il terminale non invertente é posto a massa mentre la resistenza di feedback é pari ad R_0.

Facciamo un disegno che mostra tale tipo di convertitore.

In figura é mostrato lo schema di un convertitore a 4 bit La tensione V_0 vale:



La tensione d'uscita vale

$$V_0 = E \cdot \left(\frac{d_3}{R_1} + \frac{d_2}{2 \cdot R_1} + \frac{d_1}{4 \cdot R_1} + \frac{d_0}{8 \cdot R_1} \right) \cdot R_0 \Rightarrow V_0 = \frac{E \cdot R_0}{R_1} \cdot \left(d_3 + \frac{d_2}{2} + \frac{d_1}{4} + \frac{d_0}{8} \right) \Rightarrow$$

$V_0 = \frac{E \cdot R_0}{R_1 \cdot 8} \cdot \left(2^3 \cdot d_3 + 2^2 \cdot d_2 + 2^1 \cdot d_1 + 2^0 \cdot d_0\right)$. $V_0 = \frac{E \cdot R_0}{R_1 \cdot 2^3} \cdot N$. Supponiamo $R_0 = R_1$ allora l'espressione diventa più semplice $V_0 = \frac{E}{2^3} \cdot N = Q \cdot N$

Per esempio se E=10V ed n=4 con $R_0 = R_1$ si ha che Q $= \frac{10}{8}$ 1,25 V. Se allora si presenta $d_3 = d_2 = d_1 = d_0 = 0$ allora $V_0 = 0V$.

Se invece $d_3 = d_2 = d_1 = 0 e\ d_0 = 1$ si ha $V_0 = 1{,}25\,V$.

Se invece $d_3 = d_2 = d_0 = 0 e\ d_1 = 1$ si ha $V_0 = 2 \cdot 1{,}25\,V. = 3V$ e così via.

Si può notare che il quanto del convertitore Q quando $R_1 = R_0 = R$ vale $Q = \frac{V_{ref} = E}{2^3} = 1{,}25V$. Più in generale per un convertitore ad n bit si ha che vale la relazione totalmente generale:

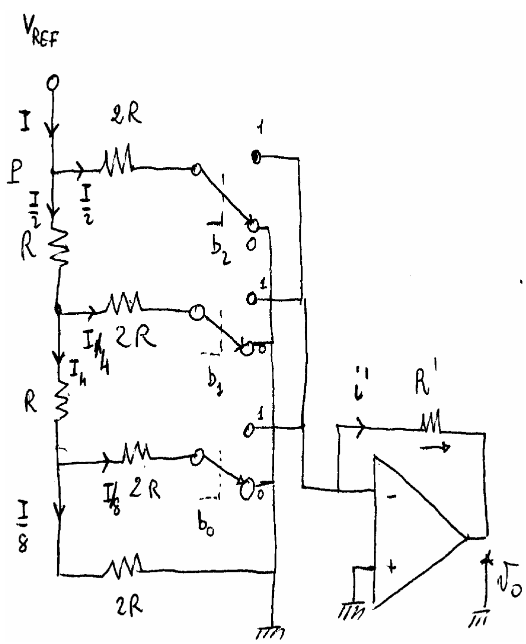
$$V_0 = \frac{V_{ref}}{2^{n-1}} \cdot (d_0 + d_1 \cdot 2^1 + d_2 \cdot 2^2 + \ldots\ldots d_{n-1} \cdot 2^{n-1}) = Q \cdot N$$

dove $$Q = \frac{V_{ref}}{2^{n-1}} ed \quad N = \sum_{0}^{n-1} d_i \cdot 2^i$$

Questi tipi di DAC sono DAC di pochi bit in quanto l'intervallo di valori resistivi necessari per realizzarlo diventa grande al crescere di n. Si pensi al fatto che per n = 12 il rapporto tra il valore di resistenza più grande e quella più piccola può diventare enorme e pari a $Rapp. = \frac{R \cdot 2^{11}}{R} = 2^{11}$.

Le resistenze più piccole creano un certo numero di problemi derivanti dal fatto che queste resistenze sono confrontabili con le resistenze dei contatti degli interruttori analogici chiusi. Valori troppo grandi di resistenza faranno passare correnti sempre più piccole e quindi comparabili con le correnti di bias degli operazionali. Inoltre risulta difficile mantenere la stessa precisione costruttiva per resistori di così ampia gamma di valori resistivi soprattutto se questi resistori sono realizzati in tecnologia integrata. In altre parole é difficilissimo realizzare resistori di valore elevato con basse tolleranze. Di conseguenza i bit meno significativi,a causa della elevata tolleranza costruttiva potrebbero non essere presi in considerazione e quindi completamente trascurati nel processo di conversione.

Si preferisce lavorare con convertitori costituiti da due soli tipi di resistenze. Si parla dunque di convertitori D/A con rete R-2R LADDER(a scala)



Convertitori R-2R

Vediamone una versione semplificata a 3 bit che non lede la generalità del problema ma che semplifica enormemente il circuito. Supponiamo che tutti i commutatori pilotati dai bit $b_0 b_1 b_2$ siano a zero per cui la stringa d'ingresso é 0 0 0. In tal caso le correnti nelle resistenze di valore 2R vengono tutte commutate verso massa. Notiamo che a qualunque nodo ci mettiamo vediamo sempre una resistenza pari a 2R. Di conseguenza la corrente i' nella resistenza di feedback si può scrivere nel seguente modo:

$$i' = b_2 \cdot \frac{I}{2} + b_1 \cdot \frac{I}{4} + b_0 \cdot \frac{I}{8} \text{ dove } b_2, b_1, b_0 \in (0;1)$$

In tal modo $V_0 = -R' \cdot i' = -R' \cdot I\left(\frac{b_2}{2^1} + \frac{b_1}{2^2} + \frac{b_0}{2^3}\right)$ La corrente I vale $I = \frac{Vref}{R}$ per cui si ha che: $V_0 = -\frac{R' \cdot V_{ref}}{R}\left(\frac{b_2}{2^1} + \frac{b_1}{2^2} + \frac{b_0}{2^3}\right)$ Se si sceglie $V_{rif} = -V_{ref}$ ed $R' = R$ si ha che $V_0 = V_{rif} \cdot \left(\frac{b_2}{2^1} + \frac{b_1}{2^2} + \frac{b_0}{2^3} \right)$ Moltiplicando e dividendo numeratore e denominatore per 2^3 si ha $V_0 = \frac{V_{rif} \cdot 2^3}{2^3} \cdot \left(\frac{b_2}{2^1} + \frac{b_1}{2^2} + \frac{b_0}{2^3} \right)$ da cui $V_0 = \frac{V_{rif}}{2^3} \cdot \left(\frac{b_2 \cdot 2^3}{2^1} + \frac{b_1 \cdot 2^3}{2^2} + \frac{b_0 \cdot 2^3}{2^3} \right)$ e perciò $V_0 = \frac{V_{rif}}{2^3} \cdot \left(b_2 \cdot 2^2 + b_1 \cdot 2^1 + b_0 \cdot 2^0 \right)$ dove $N = \left(b_2 \cdot 2^2 + b_1 \cdot 2^1 + b_0 \cdot 2^0 \right)$ e $Q = \frac{V_{rif}}{2^3}$. Dunque $V_0 = Q \cdot N$. La quantità Q prende il nome di quanto del convertitore. Con n bit a scala R-2R si ha:

$$V_0 = \frac{V_{rif}}{2^n} \cdot \left(b_{n-1} \cdot 2^{n-1} + b_{n-2} \cdot 2^{n-2} + \ldots\ldots b_1 \cdot 2^1 + b_0 \cdot 2^0 \right)$$

Vantaggio di questa soluzione.

1. Le resistenze sono di valore R e 2R, di conseguenza vengono totalmente eliminati i problemi di precisione e le inevitabili variazioni di resistenza con la temperatura che comportano errori notevoli tipici dei convertitori a resistenze pesate.

Questa é dunque la soluzione più utilizzata per realizzare un convertitore analogico-digitale in forma integrata.

La quantità $Q = \frac{V_{rif}}{2^n}$ é il quanto del convertitore e $V_{rif} = V_{\substack{fondo \\ scala}} = Q \cdot 2^n$ é detta anche TENSIONE DI FONDO SCALA. E'possibile esprimere la tensione d'uscita in funzione della tensione di fondo scala nel seguente modo:-

Se moltiplico e divido per 2^n si ha: $V_0 = V_{FS} \cdot \sum_0^{n-1} b_i \cdot \frac{2^i}{2^n} = V_{FS} \cdot \sum_0^{n-1} \frac{b_i}{2^{n-i}}$.

Possiamo dimostrare che il valore massimo assunto dalla tensione analogica di uscita é pari alla tensione di fondo scala meno il quanto Q del convertitore. In formule $V_{\substack{0 \\ \max}} = V_{FS} - Q$.

Infatti con tutti i bit $b_i = 1 \;\; per\; i = 0 \ldots n-1$ si ha:

$V_0 = \frac{V_{rif}}{2^n} \cdot \left(2^{n-1} + 2^{n-2} + \ldots\ldots \;\; 2^1 + 2^0 \right)$ Il termine tra parentesi può essere facilmente sommato in quanto si tratta di una progressione geometrica di ragione $q = \frac{2^K}{2^{k-1}} = 2$ .La somma dei primi n-1 termini di ragione 2 vale $S = \frac{q^n - 1}{q - 1} = \frac{2^n - 1}{2 - 1} = 2^n - 1$. Di conseguenza $V_{0_{\max}} = \frac{V_{FS}}{2^n} \cdot (2^n - 1) = V_{FS} - \frac{V_{FS}}{2^n} = V_{FS} - Q$ che é quello che si voleva dimostrare.

La quantità $ris = \frac{Q}{2^n}$ prende il nome di risoluzione del convertitore DAC anche se, nel gergo tecnico, per risoluzione si indica il numero di livelli del convertitore. Per esempio un convertitore D/A a 10 bit presenta un numero di livelli pari a $2^{10} = 1024$ per cui la risoluzione è 1024. In altre parole il fondo scala é affettato in 1024 livelli.

Esempio applicativo

Un convertitore a 3 bit può essere realizzato ponendo R=10KΩ e V_{rif}=-10V. Calcolare il quanto Q quando R′=R.

Il quanto si calcola subito con la formula $Q = \frac{V_{ref}}{2^3} = \frac{10V}{8} = 1{,}25V$. La tensione massima $V_{0_{\max}} = V_{FS} - Q = 10 - 1{,}25 = 8{,}75V$. La risoluzione é 8.

Parametri caratteristici dei convertitori DAC

- → RISOLUZIONE:Definizione gergale. Per risoluzione si intende dunque il numero di bit della parola digitale d'ingresso. Tale definizione può essere data in un altro modo come la più piccola variazione rilevabile all'uscita diviso il Fondo Scala ed é $ris. = \frac{\Delta V_{0\min}}{V_{FS}} = \frac{Q}{V_{FS}} = \frac{Q}{Q \cdot 2^n} = \frac{1}{2^n}$.
- → ERRORE DI OFFSET: Questo errore é detto errore di fuori zero. E' la tensione analogica che si può avere all'uscita quando é applicata la parola digitale con tutti i bit pari a zero. In conseguenza di questo errore la caratteristica del convertitore subisce una traslazione verso l'alto o verso il basso pari proprio all'offset. Questo errore può essere definito in termini percentuali rispetto al

fondo scala. Ad esempio offset= ±x% FS. Esempio ±0,05%FS=$\frac{5}{100}\cdot FS=\frac{1}{25}FS$.

E' importante che questo errore sia piccolo. La causa di questo errore é dovuto alla presenza dell'offset dell'operazionale che compone il DAC. Nei moderni convertitori integrati l'offset é nullo in quanto le tecniche di fabbricazione consentono una calibrazione interna accurata in fase realizzativa del convertitore. Sono eliminati dunque tutti i problemi di eliminazione dell'offset(mediante trimmer) dei vecchi convertitori.

→ **ERRORE DI GUADAGNO**:Questo errore é valutabile come la differenza tra l'uscita teorica e quella effettiva quando tutti i bit d'ingresso sono pari ad 1. Anche questo errore é fornito in termini di % del range di fondo scala. Es. 0,1%FS=$\frac{1}{1000}FS$. Questo errore é dovuto alla variazione del guadagno dell'operazionale. Il guadagno é funzione del livello dell'ingresso ossia non é costante al variare dell'ampiezza dell'ingresso. In figura seguente si riporta la caratteristica di un convertitore a 3 bit con errore di guadagno.

→ **ERRORE DI NON LINEARITA'**:Un altro errore sempre presente é quello di non linearità causato dalla imprecisione inevitabile dei componenti resistivi che costituiscono la rete LADDER. I punti della caratteristica di trasferimento sono solo idealmente su una linea retta, in realtà vi é sempre uno scostamento da tale linea che prende il nome di scostamento di non linearità. E' importante che questo errore non superi mai 1 quanto, in tal caso si ha una tensione analogica non associata alla particolare configurazione dei bit d'ingresso.

I DAC INTEGRATI

I dac integrati sono dispositivi che effettuano la conversione digitale analogica la cui rete resistiva a scala R-2R e l'operazionale corrispondente é disposto su in un unico chip e realizzzato in LSI(large scale integration).

In gran parte dei dispositivi integrati il dato digitale é espresso in forma binaria naturale. Esistono tuttavia Dac integrati che accettano in ingresso anche codici diversi come il codice binario con offset e la rappresentazione in complemento a 2.